

(19)大韓民国特許庁(KR)

(12)公開特許公報(A)

(51)。Int. Cl.⁷
H 01 L 21/20

(11) 公開番号:特 2002-14704

(43) 公開日付:2002 年 2 月 25 日

(21) 出願番号:10-2001-47890

(22) 出願日付:2001 年 8 月 9 日

(30) 優先権主張: 09/637,325 2000 年 8 月 10 日 米国(US)

(71) 出 願 人: 株式会社日立製作所

リーゼント オブ ザ ユニバーシティ オブ カリフォルニア

(72) 発 明 者: グリゴロ パウロ スコスタスピ

ハタノ ムツコ

リミング ホン

ムン スン ゼ

(74) 代 理 人: 張 秀 吉・朱 成 民

(54) レーザアニーリングによる薄膜結晶成長

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H01L 21/20

(11) 공개번호 특2002-0014704
(43) 공개일자 2002년02월25일

(21) 출원번호	10-2001-0047890
(22) 출원일자	2001년08월09일
(30) 우선권주장	09/637,325 2000년08월10일 미국 (US)
(71) 출원인	가부시킴가미샤 히타치세이사쿠쇼 가나미 쓰토무 일본 도쿄도 치요다쿠 간다스루가다이 4쵸메 6반치터 리전트 오브 더 유니버 시티 오브 캘리포니아 린다 에스. 스티븐슨 미국 94612 캘리포니아주, 오쿨랜드, 레이크사이드 드라이브 300, 투웬티퍼 스트 플로어 (72) 발명자 그리고로파울로스코스타스피, 미국94708캘리포니아주버클리페머론드라이브69 하타노무쓰코 일본도쿄도고꾸분지시히카리쵸1-1-29 리밍-홍 미국94804캘리포니아주리치몬드샌드달러드라이브2112 문승재 미국94710캘리포니아주버클리남버579스트리트913 (74) 대리인 장수길, 주성민

심사청구 : 없음

(54) 레이저 어닐링에 의한 박막 결정 성장

요약

에너지 빔으로부터의 에너지 인가에 의해 제1 상태에서 제2 상태로 재료의 층이 변형된다. 예를 들어, 방향 및 위치가 크게 제어되는 p-Si 그레인 성장은, 중첩된 레이저 조사부터 비정질 실리콘의 재결정을 이용한다. 중첩된 레이저 조사는 결과되는 결정 구조를 결정하는 빔 각 및 응결 처리를 제어한다. 구체적으로 말하면, 제1 펄스 기간의 제1 레이저 빔은 비정질 실리콘(a-Si) 막을 용해하고, 온도 계조를 생성하는 데 사용된다. 초기 치면 이후, 더 짧은 펄스 기간을 갖는 제2 레이저 빔이 제1 레이저 빔에 중첩된다. a-Si이 제2 레이저 빔에 의해 조사될 때, 제1 레이저 빔에 의해 가열된 영역은 완전히 용해된다. 액체-Si 온도가 핵형성 온도 이하로 떨어질 때, 자발적인 핵형성이 수퍼쿨링된 액체-Si에서 초기화된다. 그러나, 제1 레이저 빔에 의해 연속하여 가열 처리 받은 액체 물의 중심부가 서서히 냉각된다. 따라서, 충분히 용해된 스팟 주변부에서 핵형성된 그레인인 제1 레이저 빔 스팟의 중심부에서 총출할 때까지, 액체-Si으로 성장하며 그 길이를 연장한다. 제1 레이저 빔은 용해된 Si 상태를 연장하고, 특정 방향으로의 그레인 성장을 유도한다. 제1 레이저 빔은 핵형성을 유발하고, 다음 측면으로의 그레인 성장이 되는 그레인 위치를 제어한다.

도표도

도1

색인어

투명 기판, 비정질 실리콘 막, 빔 스프리터, 그레인 성장, 응결 처리

명세서

도면의 간단한 설명

- 도 1은 본 발명의 일 실시예에 따른 레이저 어닐링 방법의 간략한 투시도.
- 도 2는 본 발명의 일 실시예에서 사용된 레이저 빔에 대한 시간 대 강도의 그래프도.
- 도 3a는 샘플 배경에 인가된 Ar⁺ 레이저 빔의 간략한 타원형 단면에서의 측면도.
- 도 3b는 단축(x-축)을 따른 빔 중앙으로부터의 거리에 대한 빔 강도의 그래프도.

도 3c는 장축(y-축)을 따른 빔 중앙으로부터의 거리에 대한 빔 강도의 그래프도.

도 4a 내지 도 4d는 본 발명의 실시예에 따른 제안된 결정 성장의 간략한 메커니즘을 도시한 평면도.

도 5a 내지 도 5c는 본 발명의 실시예에 따른 제1 세트의 조건하에서 Ar^+ 레이저와 결합된 엑시머(excimer) 레이저 방사에 의해 어닐링된 샘플의 SEM 화상을 도시한 도면.

도 6a 내지 도 6c는 본 발명의 실시예에 따른 제2 세트의 조건 하에서 Ar^+ 레이저와 결합된 엑시머 레이저 방사에 의해 어닐링된 샘플의 SEM 화상을 도시한 도면.

도 7a 및 도 7b는 긴 그레인(grain) 다결정과 주변 미세 구조와의 사이의 경계에서의 2차원 및 3차원 원자력의 미시적 화상을 각각 도시한 도면.

도 8a 및 도 8b는 Ar^+ 레이저 펄스를 인가함으로써 형성된 다결정 실리콘의 SEM 화상을 도시한 도면.

도 9는 본 발명에 따라 레이저 어닐링을 형성하기 위한 간략한 장치의 일 실시예를 도시한 도면.

도 10a는 도 9에 도시된 간략한 장치에 대하여 오실로스코프로 측정된 TTL 신호에 대한 RF 신호 변화를 도시한 도면.

도 10b는 도 9에 도시된 간략한 장치에 대하여 Si-검출기에 의해 캡처되고 오실로스코프로 기록된 Ar^+ 레이저 펄스를 도시한 도면.

도 11a는 엑시머 레이저의 영향에 대한 긴 p-Si 그레인 성장의 폭의 그래프도.

도 11b는 Ar^+ 레이저의 인가 기간에 대한 긴 p-Si 그레인 성장 영역 폭의 그래프도.

도 12는 본 발명에 따른 방법에 의해 형성된 TFT 구조의 일 실시예에 대한 간략한 평면도.

도 13은 본 발명에 따른 방법에 의해 형성된 간략한 플랫 패널 표시 장치의 일 실시예를 도시한 도면.

<도면의 주요 부분에 대한 부호의 설명>

102 : 투명 기판

104 : 비정질 실리콘 막

106 : 레이저 빔

114 : 빔 스플리터

150 : 다결정 실리콘

170 : 타원 영역

174 : 그레인 경계

본 발명의 상세한 설명

본 발명의 목적

본 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 일반적으로, 인가된 에너지 빔을 사용하여 제1 상태에서 제2 상태로의 재료의 변형(transformation)에 관한 것이다. 본 발명의 일 실시예에서, 레이저 빔의 중첩된 인가에 의해 비정질 실리콘으로부터 큰 그레인(grain) 다결정 실리콘(p-Si)이 형성된다. 본 발명의 다른 실시예는 중첩된 레이저 어닐링을 사용한 박막 트랜지스터(TFTs)를 제조하기 위한 방법을 제공한다. 예시적인 수단으로, 본 발명은 액티브 매트릭스 액정 표시(AMLCDs), 전계 방출 표시(FEDs), 및 유기적 광 방출 다이오드(OLED) 표시와 같은 플랫 패널 표시를 위한 TFT 제조에 적용될 수 있다. 그러나, 본 발명에 따른 방법은 광 센서의 형성을 포함하여 그 적용 범위가 훨씬 더 넓다.

투명 기판상에서의 고품질의 TFT의 제조는 초고해상도(super-high-definition) AMLCD 기술을 성공적으로 적용하기 위해 중요하다. 엑시머 레이저 결정화(ELC)는 진보된 플랫 패널 표시 응용을 위한 고 성능 p-Si TFT를 얻는 데 효과적인 기술이다. 폴리-Si TFT 성능의 품질과 그 균등함을 향상시키기 위해, 정확하게 제어된 그레인(grain) 크기 및 위치를 갖는 고품질의 다결정 실리콘 막 형성이 종종 필요하다. 비정질 실리콘(a-Si) 막으로의 펄스형의 레이저 결정화-보통은 ns의 자외선(UV) 엑시머 레이저 방사에 의해 영향 받음-는 새로운 제조 방법으로서 등장하였다. 레이저 어닐링은 낮은 제조 가격 및 높은 효율성 때문에, 다른 결정화 기술보다 우월한 것으로 나타났다. 또한, 이것은 가열된 막 근처의 서브 마이크로 두께의 열 침투 지역내를 제외하고는 고속 가열 및 냉각 사이클 동안 벌크 기판 재료가 전혀 영향받지 않기 때문에, 이 기술은 낮은 온도 처리 기술이다. 이러한 특징은 고온의 어닐링에 견딜 수 있는 보다 비싼 수정 기판에 비해 저렴하고 큰 면적을 갖는 유리 기판을 사용할 수 있게 하므로, 실질적으로 중요하다.

ELC는 a-Si 막 두께와 샘플 사전 가열(preheating)에 따라 그 길이가 수백 nm인 그레인을 생성할 수 있다. 그러나, 용해가 거의 다 되도록 유도하는 데 레이저 펄스 에너지 밀도에 대하여 큰 그레인만이 가끔 얻어질 수 있을 뿐이기 때문에, 처리 원도수가 높다. 소위 과도한 측면(superlateral) 성장 기간에서, 막/기판 인터페이스 근처의 용해된 실리콘 입자는 측면 방향에서의(즉, 막 표면과 평행한) 결정 성장을 위한 시드(seed)로서 작용하는 것으로 생각될 수 있다.

측면에서의 결정 성장은 TFT 장치에 의해 사용된 p-Si의 전기적 특성(예를 들어, 전계 이동도)을 향상하기 위해 중요하다. p-Si의 그래인이 불규칙하게 분포되기 때문에, 그래인 경계는 전기적 특성을 열화할 수 있어서 소위 속도를 감소하고 전력 소모를 증가시킨다.

따라서, 하나의 상태에서 다른 상태로의, 예를 들어 비정질 상태에서 다결정질로의 재료의 종을 쉽게 변화하기 위한 간단한 방법 및 장치가 희망된다.

본 발명이 이루고자 하는 기술적 과제

본 발명은 일반적으로, 에너지 빔의 인가를 통해 제1 상태에서 제2 상태로의 예를 들어, 비정질 상태에서 다결정질로와 재료의 변형에 관한 것이다. 하나의 구체적 실시예로, 레이저 빔의 중첩된 인가에 의해 비정질 실리콘으로부터 큰 그래인의 다결정 실리콘(p-Si)이 형성된다. 본 발명의 실시예는 중첩된 레이저 조사(irradiation)로부터 재결정화를 이용하여 방향 및 위치가 크게 제어되는 p-Si 그래인 성장에 관한 것이다. 중첩된 레이저 조사는 결과되는 결정 구조를 결정하는 냉각 및 응결(solidification) 처리를 제어한다. 구체적으로는, 제1 펄스 기간 동안의 제1 레이저 빔이 비정질 실리콘(a-Si) 막을 용해하고, 온도 계조를 생성하는 데 사용된다. 초기 지연 이후, 더 짧은 펄스 기간을 갖는 제2 레이저 빔이 제1 레이저 빔과 중첩된다. a-Si이 제2 레이저 빔에 의해 조사될 때, 제1 레이저 빔에 의해 가열된 면적이 완전히 용해된다. 액체 Si 온도가 핵형성 온도 이하로 떨어지면 슈퍼쿨링된(supercooled) 액체 Si에서 자발적인 핵형성이 시작된다. 그러나, 제1 레이저 빔에 의해 연속 가열 처리를 받은 액체 풀(pool)의 중심부가 서서히 냉각된다. 따라서, 최대한으로 용해된 스팟 주변에서 응집된 그래인은 제1 레이저 빔 스팟의 중심부와 충돌할 때까지 액체-Si로 성장하며 그 길이를 연장한다. 제1 레이저 빔은 용해된 Si 상태를 연장하고, 특정 방향으로 그래인 성장을 유도한다. 제2 레이저 빔은 핵형성을 유발하여, 다음의 측면 그래인 성장이 되게 하는 그래인 위치를 제어한다.

재료의 막을 제조하기 위한 본 발명에 따른 방법의 일 실시예는 실질적으로 제1 상태에 있으며 도전 재료, 반도체 재료, 또는 유전 재료로부터 선택되는 재료의 층을 제공하는 단계를 포함한다. 제1 에너지 빔은 제1 기간 동안 제1 시간에 재료의 층에 인가된다. 제2 에너지 빔이 제2 기간-제2 기간은 제1 기간에서 또는 그 전에 종료될-동안 제2 시간-제2 시간은 제1 시간 이후의 시간임-에 재료의 층에 인가되어서, 재료의 층은 제1 상태에서 제2 상태로 변환된다.

본 발명에 따른 재료의 막을 형성하기 위한 장치의 일 실시예는 제1 에너지 빔을 방출하는 제1 에너지 소스와, 제2 에너지 빔을 방출하는 제2 에너지 소스를 포함한다. 제1 전달 소자는 제1 기간 동안 제1 빔을 비정질 실리콘 막에서의 위치로 전달하도록 구성되고, 제2 전달 소자는 제1 빔 이후, 제1 기간내에서 중첩되는 제2 기간 동안 제2 빔을 상기 위치로 전달하도록 구성된다.

본 발명의 장점 및 특징 뿐 아니라, 본 발명의 이들 및 다른 실시예들은 하기의 상세한 설명과 첨부된 도면과 함께 보다 상세히 설명된다.

본 발명의 구성 및 작용

본 발명은 일반적으로, 인가된 에너지 빔을 사용하여 하나의 상태에서 다른 상태로의 재료의 변형에 관한 것이다. 특히, 본 발명의 일 실시예는 중첩된 레이저 조사로부터 재결정화를 사용하여 방향 및 위치가 크게 제어되는 p-Si 그래인 성장에 관한 것이다. 중첩된 레이저 조사는 결과되는 결정 구조를 결정하는 냉각 및 응결 처리를 제어한다. 구체적으로, 본 발명에 따른 방법의 일 실시예에서, 제1 펄스 기간 동안의 제1 레이저 빔은 비정질 실리콘(a-Si) 막을 용해하고, 온도 계조를 생성하는 데 사용된다. 초기 지연 이후, 더 짧은 펄스 기간을 갖는 제2 레이저 빔이 제1 레이저 빔과 중첩된다. a-Si이 제2 레이저 빔에 의해 조사될 때, 제1 레이저 빔에 의해 가열된 부분은 완전히 용해된다. 액체-Si 온도가 핵형성 온도 이하로 떨어지면 슈퍼쿨링된 액체-Si에서 자발적인 핵형성 형성이 시작된다. 그러나, 연속적으로 가열 처리를 받은 액체 풀의 중심부가 서서히 냉각된다. 따라서, 최대한으로 용해된 스팟 주변부에서 핵형성된 그래인은 이들 그래인이 제1 레이저 빔 스팟의 중앙부와 충돌할 때까지 액체-Si로 성장하며 그 길이를 연장시킬 수 있다. 제1 레이저 빔은 용해된 Si 상태를 연장시켜서, 특정 방향으로 그래인 성장을 유도한다. 제2 레이저 빔은 핵형성을 유발하며 그 다음의 측면 그래인 성장으로 되게 하는 그래인 위치를 제어한다.

도 1은 본 발명의 일 실시예에 따른 레이저 어닐링 방법의 투시도를 도시한다. 샘플(100)은 비정질 실리콘 막(104)을 함유한 광학적 투명 기판(102)을 포함한다. 첫번째로 변조되고 성형화(shaped)되며 Ar⁺ 레이저로부터 방출되어 514.5nm의 파장을 갖는 레이저 빔(106)이 광학적 투명 기판(102)의 후면(102a)으로 인가된다. 빔(106)은 광학적 투명 기판(102)을 통해 전달되고, 비정질 실리콘 막(104)의 타원 영역(104a)을 가열한다. 제1 레이저 빔(106)이 비정질 실리콘 막(104)을 계속하여 조사하는 동안, 펄스형의 KrF 엑시머 레이저로부터의 파장이 248nm인 제2 레이저 빔(108)이 비정질 실리콘 막(104) 상에서 중첩되어, 타원 영역(104a)과 겹치는 제2 영역(104b)을 가열한다. 제1 레이저 빔(106)의 정지와 샘플의 가열 시간 그래인의 다결정 실리콘 결정은 엷지 주위에서 타원 영역(104)의 중심부로 성장한다.

도 2는 본 발명에 따른 방법의 일 실시예의 동작을 도시한 타이밍 차트를 나타낸다. 초기 시간 T₀에서, 제1 레이저 빔(106)이 투명 기판의 후면에 인가되고 비정질 실리콘을 가열한다. 대략 2ms의 지연 A 이후, 시간 T₁에서 제2 레이저 빔(108)이 비정질 실리콘으로 인가된다. 제2 레이저 빔(106)은 시간 T₁에서 종료되는 대략 52ns의 기간 B 동안 샘플을 조사한다. 그 후, 제1 레이저 빔(106)은 후미(trailing) 기간 C 동안 샘플을 연속하여 조사하지만, 또한 시간 T₁에서도 종료하여서, 총 4ms의 기간 D에 걸쳐 제1 빔(106)에 의한 조사가 일어난다.

도 3a 내지 도 3c는 샘플(100)의 후면(102a)으로 전달된 Ar⁺ 레이저 빔(106)의 단면에서의 측면을 도시한다. 구체적으로는, 도 3a는 타원형의 빔 단면(119)의 중심, ϕ 에 대한 1/e² 조사 초점 빔 형태를

도시한다. 도 3b는 단축(x-축)(119a)을 따른 빔 강도의 그래프도이며, 도 3c는 장축(y-축)(119b)을 따른 빔 강도의 그래프도이다. 도 3b 및 도 3c 둘 다의 빔 분포 강도는 가우스 형태를 따른다.

본 발명에 따른 방법을 사용하여 비정질 실리콘으로부터 길게-결정화된(grained) 실리콘의 성장을 위한 가능한 에너지준위로 도 4a 내지 도 4c를 연결하며 설명할 수 있다.

도 4a는 시간 t_0 에서, Ar⁺ 레이저 빔이 샘플에 인가되고 기판을 통해 비정질 실리콘 막(104)으로 전달되어, 타원 영역(170)에서의 비정질 실리콘을 가열시키는 것을 도시한다. 도 3b 및 도 3c에서 상술된 가우스 빔 강도 측면은 타원 영역(170)의 엣지(170a)와 타원 영역(170)의 중심 ϕ 간의 대응하는 온도 계조(105)를 생성한다.

도 4b는 시간 t_1 에서, 엑시머 레이저가 샘플(100)에 인가되는 것을 도시한다. 엑시머 레이저 빔의 단면(172)은 Ar⁺ 레이저 조사에서의 변조된 펄스에 의해 생성된 가열된 타원 영역(170)에 중첩된다. 비정질 실리콘(104)이 이러한 식으로 엑시머 레이저로부터의 방사에 노출될 때, 타원 영역(170)에서의 실리콘이 거의 용해된다.

대략 100ns의 펄스 기간 이후, 도 4c는 시간 t_2 에서 엑시머 레이저 펄스의 종료를 나타낸다. 엑시머 레이저 펄스의 종지 시, 타원 영역(170) 바깥의 주변 영역(170c)은 급속히 냉각된다. 핵형성 온도 이하로 온도가 저하되면, 주변 영역(170c)에서 수퍼쿨링된 액체에서 자발적인 핵형성 및 그레인 성장이 시작된다. 그러나, 펄스 기간이 보다 긴 Ar⁺ 레이저에 의한 가열때문에, 타원 영역(170)에서의 실리콘은 펄스형의 엑시머 레이저 빔의 종지 이후에는 냉각 속도가 더디진다. 따라서, 주변 영역(170c)에서 핵형성된 다결정 실리콘 그레인은 용해된 타원 영역(170)으로 성장하게 되어서, 맞은 편 엣지로부터 그레인 경계(175)를 갖는 결정(174)이 중심 ϕ 의 중심부에서 만날 때까지 그 길이를 연장한다. 도 4d에 이러한 상황이 도시되어 있다.

상술된 방식으로 어닐링된 비정질 실리콘 레이저로부터 긴 그레인의 다결정 실리콘 결정의 성장은 실험 결과에 의해 지지된다. 도 5a 내지 도 5c는 174mJ/cm²의 엑시머 레이저 방사에 의해 어닐링되어 938mW의 전력으로 Ar⁺ 레이저 펄스 방사의 4ms 기간의 중점인 2ms 부근에서 발생하는 샘플의 주사 전자 현미경(SEM) 화상을 도시한다. 도 5a는 어닐링된 실리콘의 3개의 뚜렷한 영역인, 외부 영역(176a), 중앙 영역(176b), 및 내부 영역(176c)을 도시하는 확대도이다. 중앙 영역(176c)은 도 3b 내지 도 3c에 도시된 바와 같이 변조된 Ar⁺ 레이저 빔의 가우스 강도 측면의 외부 윙(wing)에 대응한다. 내부 영역(176c)은 상당한 길이로 측면-성장된 p-Si 그레인으로 구성된다.

도 5b는 외부 영역(176a)과 중앙 영역(176b) 간의 경계(176d)를 상세히 도시하였다. 외부 영역(176a)은 엑시머 레이저 펄스에 의해 비정질 실리콘의 부분 용해를 증명하는 작은 그레인 크기의 결정으로 구성된다. 중앙 영역(176b)은 엑시머 레이저 에너지 강도에 의해 생성되어 비정질 실리콘 막이 완전히 용해되도록 유도하는 미세 결정의 실리콘으로 구성된다.

도 5c는 내부 영역(176c)의 측면 성장된 다결정 실리콘 그레인과, 중앙 영역(176b)의 주변 중앙 미세 결정 영역 간의 경계(176e)를 상세히 도시하였다. 내부 영역(176c)의 다결정 실리콘 그레인은 대략 12 μ m로 연장된다. 본 발명은 이 길이의 그레인을 형성하는 것에 한하지 않고, 바람직하게는 10 μ m 이상의 길이로 그레인을 형성하는 데 사용할 수 있다. 결국, 다결정 실리콘 그레인의 길이는 제1 레이저 빔 단면의 크기 및 강도 측면에 의해 결정된다.

도 6a 내지 도 6c는 종래 기술을 나타내는 도 5a 내지 도 5c에 도시된 것과는 약간 상이한 조건 하에서 어닐링된 샘플의 주사 전자 현미경(SEM) 화상을 도시한다. 구체적으로는, 252mJ/cm²의 엑시머 레이저 빔은 전력 957mW의 4ms 펄스의 Ar⁺ 레이저 방사의 중점에 인가되었다. 도 6a는 확대도이며, 도 6b 및 도 6c는 긴 그레인의 결정 부분(150)과, 긴 그레인의 결정 부분(150)과 주변 미세 구조(152) 간의 경계(104e)에 대한 상세한 도면이다. 측면 성장된 그레인(150) 바깥에 위치하는 미세 구조(152)는 미세 결정 실리콘을 포함하며, 엑시머 레이저 펄스는 비정질 실리콘 샘플을 완전히 용해시켰다. 측면 성장된 그레인(150)의 타원 형태는 Ar⁺ 레이저 빔의 노출에 의해 유도된 가열에 의한 자발적인 핵형성의 억제를 반영한다. 이 핵형성 억제는 중심부에서 만나는 측면 성장된 그레인을 부유시켜 운반한다(entrain). 측면 성장된 그레인의 길이는 13 μ m 부근이다.

원자력에 대한 현미경의 사용(microscopy)으로, 상기 도 5a 내지 도 5c와, 도 6a 내지 도 6c에 나타난 토포그래피를 확인한다. 도 7a는 긴 그레인의 다결정 실리콘(150)과 그 주변 미세 구조(152) 간의 2차원 인터페이스 토포그래피를 도시한다. 도 7b는 긴 그레인의 다결정 실리콘(150)과 주변 미세 구조(150) 간의 3차원 인터페이스 토포그래피를 도시한다.

결정체 처리에서 Ar⁺ 레이저의 역할을 보다 더 조사하기 위해, 다양한 펄스 길이의 Ar⁺ 레이저 빔만을 갖고 샘플이 어닐링되었다. 그 결과는 도 8a 및 도 8b에서 5ms 및 2ms의 펄스 길이로 각각 나타나 있다. 이들 샘플 둘 다 부분적으로 용해된 비정질 실리콘 막을 가리키는 미세 결정 구조를 나타낸다. 이것은 또한, 엑시머 레이저 펄스의 인가 이전에 Ar⁺ 레이저 빔의 인가로 인해 비정질 실리콘 샘플이 가열되는 것을 나타낸다. 엑시머 레이저 펄스의 인가 이후, Ar⁺ 레이저 빔은 용해된 상태 Si를 유지한다. 이것은 제2 레이저 펄스의 종료 이후, 용해된 것 주변의 수퍼쿨링된 액체 Si에서의 자발적인 핵형성을 억제한다.

도 9는 본 발명에 따른 비정질 실리콘의 레이저 어닐링을 행하기 위한 장치의 일 실시예를 도시한다. 레이저 어닐링 장치(130)는 제1의 연속 파형 Ar⁺ 레이저(132)와, 제2 펄스형의 KrF 엑시머 레이저(134)를 포함한다.

제1 Ar⁺ 레이저(132)는 532nm의 파장으로 제1 레이저 빔(106)을 방출한다. 제1 레이저 빔(106)은 미러(120) 및 렌즈(122)에 의해 광음향(acousto-optic) 변조기(AOM)(124)로 전달되고, 광음향 변조기(acousto-optic)에서 제1 빔(106)은 일시 변조 처리를 받는다. 제1 레이저 빔(106)의 이러한 변조는 어닐링 처리 동안 광학적 투명 기관(102)의 과도한 가열 및 손상을 막는 데 필요하다. 무선-주파수(RF) 발생기(126)는 TTL 신호(133)가 합수 발생기(135)로부터 수신될 때, AOM(124)에 RF 신호(127)를 제공하여, AOM(124)으로부터 방사되는 회절된 제1 레이저 빔(106a)의 펄스 폭을 규정한다.

렌즈(123), 빔 확장기(127), 미러(128), 디코픽(dichroic) 미러(129), 및 원통형 렌즈(131)에 의해 광학적 투명 기관(102)의 측면(102a)으로, 회절된 제1 레이저 빔(106a)이 전달된다. 원통형 렌즈(131)는 타원형 단면 측면을 확산된 제2 레이저 빔(106a)으로 제공한다.

KrF 엑시머 레이저(134)는 248nm의 파장에서 제2 레이저 빔(108)을 방출한다. 제2 레이저 빔(108)은 미러(110), 렌즈(112), 및 빔 균질기(homogenizer)(113)를 통해 비정질 실리콘 막(104)으로 전달된다. 제2 레이저 빔(108)은 에너지 계량기(meter)(116)가 빔(108)의 에너지를 측정하도록 빔 스플리터(splitter)(114)에서 분할된다.

엑시머 레이저(134)와 Ar⁺ 레이저(132)로부터의 에너지의 인가 타이밍은 합수 발생기(135)에 의해 수행된다. 합수 발생기(135)는 엑시머 레이저(134)와 Ar⁺ 레이저(132) 둘 다와 통신하며, 또한 RF 발생기(126)와 전기적으로 통신된다. 따라서, 합수 발생기(135)는 제1 레이저 빔(106)의 일시 변조 뿐 아니라, 샘플(100)로의 레이저 에너지의 중첩된 인가를 샘플(100)과 동기시킨다.

제어기(180)는 컴퓨터 판독가능 포맷으로 메모리(182)에 저장된 실행 명령에 의해 레이저 어닐링 장치(130)의 동작을 제어한다. 제어기(180)는 합수 발생기(135)와 전기적으로 통신하고 합수 발생기(135)에 대한 제어를 행한다. 이러한 방식으로, 제어기(180)는 샘플로의 레이저 에너지의 인가 타이밍을 결정한다.

도 10a는 오실로스코프에 의해 측정된 비와 같이, 합수 발생기(135)로부터 출력된 TTL 신호(133)에 대한 RF 발생기(126)로부터의 RF 신호(127) 출력 변화를 도시한다. 도 10b는 Si-검출기에 의해 캡처되고 오실로스코프에 의해 기록되는 2ms Ar⁺ 레이저 펄스를 도시한다. 합수 발생기(135)에 의한 펄스 발생기 파이어(fire) 신호의 발생과, 엑시머 레이저(134)에 의한 샘플(100)의 실제 조사 간의 측정했을 때의 지연은 0.203μs의 표준 편차를 갖는 대략 1.8μs이었다. 따라서, 도 2에 도시된 비와 같이 제1 레이저 빔의 4ms의 펄스 기간이 주어졌을 때, 파이어링 신호와 조사 간의 이러한 지연은 무시될 수 있다.

본 발명에 따라 비정질 실리콘을 결정화하기 위한 방법 및 장치는 현존하는 기술에 대해 많은 장점을 제공한다.

예를 들어, 비정질 실리콘의 종래의 레이저 어닐링은 빔 마스크, 접음, 또는 위상 시프트 마스크-상기와 같은 것들은 그 생성이 어렵고, 비용이 많이 들며, 시간 소모가 큼-를 통해 레이저 빔 강도 측면의 형태에 따라 달라진다. 레이저 어닐링을 위한 다른 종래의 방법은 상승된 온도에서 패터닝된 아일랜드(island), 비반사 코팅, 및 샘플 사전 가열을 이용하고, 이러한 방법 또한 시간과 노력을 많이 요하며 결함을 증가시킬 수 있다.

아와는 대조적으로, 본 발명에 따른 레이저 어닐링은 훨씬 간단한 비-관입(non-intrusive) 방법-상기의 방법은 단순히, 비정질 실리콘에 대한 임의의 특정 마스크 구조의 제조보다는 동기된 제2 레이저 빔의 인가를 필요로 함-을 사용한다.

본 발명의 실시예에 따른 레이저 어닐링의 다른 장점은 그리 귀찮지 않으며 큰 영역의 조명을 위한 비효율적인 성형(shaping)와는 거리가 멀다는 것이다. 종래의 레이저 어닐링 기술은 펄스에서 펄스의 레이저 에너지가 불안정하며, 성장된 결정의 크기와 그 균등함을 변화할 수 있는 다중 펄스에 대한 느린 조사 및 조사를 필요로 하였다. 이러한 제한은 처리 속도를 감소시키고, 처리 순서로의 종래의 레이저 어닐링의 실질적인 완성을 방해한다.

아와는 대조적으로, 본 발명의 일 실시예에 따른 레이저 어닐링은 인가된 레이저 빔의 특성인 전형적인 변화에 상대적으로 둔감하게 된다. 이것은 도 11a 및 도 11b에 의해 하기에 도시된다.

도 11a는 엑시머 레이저 펄스가 945mV의 전력을 갖는 4ms 펄스의 Ar⁺ 레이저의 중점에서 발생할 때, 엑시머 레이저의 영향에 대한 긴 다결정 실리콘 그레인 성장 영역 폭의 그래프도이다. 도 11a는 넓은 범위의 엑시머 레이저의 영향에 대하여 긴 결정 영역의 장축(major axis) 및 단축(minor axis)에서의 상대적으로 작은 변화를 도시한다.

도 11b는 200mJ/cm²의 영향을 갖는 엑시머 레이저 펄스가 930mW의 전력을 갖는 Ar⁺ 레이저 펄스의 중점에서 발생할 때, Ar⁺ 레이저 펄스의 인가 기간에 대한 긴 다결정 실리콘 그레인 성장 영역 폭의 그래프도이다. 도 11b는 또한, Ar⁺ 레이저 펄스의 다양한 기간에 대한 장축 및 단축을 따른 긴 결정 영역 크기에서의 상대적으로 작은 변화를 도시한다.

그러나, 본 발명의 또 다른 장점은 결정 성장의 길이 및 방향성 둘 다를 제어할 수 있다는 것이다. 종래의 레이저 어닐링 기술은 비정질 실리콘을 레이저 빔에 연장하여 노출시키지 못하여, 결과적으로 상대적으로 짧은 가열 기간과, 작은 그레인 크기만을 나타내는 다결정 실리콘이 형성되었다. 그러나, 본 발명에 따른 큰-그레인의 다결정 실리콘의 형성은 비정질 실리콘에서의 계조 분포를 생성하는 첫번째로 변조된 빔 펄스에 의하여, 용해된 채 유지된다. 이러한 조합은 핵형성을 억제하고 결정 성장 기간을 연장시킬 수 있어서 연장된 결정이 생성된다.

본 발명은 또한, 결정 그레인의 성장 방향에 대한 제어를 가능하게 한다. 상기에서 널리 설명된 비와 같이, 용해된 영역 주변부에서의 핵형성 부분에서 결정 성장이 시작되어, 용해된 영역의 중앙부로 결정 그

레이저가 연장된다. 중첩된 레이저 빔의 위치 및/또는 형태를 제어함으로써, 타겟에 대한 용해된 영역의 위치, 결정 그레인 성장의 방향이 제어될 수 있다. 또한, 결정 성장의 방향성에 대한 제어, 따라서 그레인 경계의 배열에 대한 제어 행하는 것에 대해서는, 레이저 빔의 주사 및/또는 샘플의 물리적 변형(translation)에 대하여 하기에서 보다 상세히 논의된다.

본 발명의 일 실시예에 따른 레이저 어닐링은 폭넓게 적용되는 데 적합하다.

그 하나의 적용으로, p-Si TFT의 제조에 적용될 수 있다. 도 12는 길이 L의 채널(1206)에 의해 분할된 소스(1202)와 드레인(1204)을 포함한 TFT 장치(1200)의 평면도를 도시한다. 소스(1202), 드레인(1204), 및 채널(1206)은 본 발명에 따른 방법의 일 실시예에 의해 생성된 연장된 그레인(1205a)을 갖는 다결정 실리콘 층(1205)으로부터 형성된다. 게이트(1208)는 채널(1206)의 상부에 위치하며, 게이트 유전체에 의해 하부의 채널과 분할되어 있다.

소스(1202)와 드레인(1204)과의 사이와, 게이트(1208)와 소스(1202)와의 사이에 그 전위차로 인한 전압을 인가할 때, 채널(1206)에 대하여 전하가 발생할 수 있다. 그러나, p-Si TFT 장치의 정확한 동작은 채널 영역(1206)의 전기 전도 특성에 따라 크게 좌우된다.

채널 영역이 보다 작은 복수의 결정으로 구성될 때, 결정들 간의 그레인 경계는 채널에 대한 전하 캐리어의 이동을 방해할 것이고, p-Si TFT 장치는 더 느린 스위칭 속도로 동작하여서 더 큰 인가 전압을 필요로 할 것이다.

그러나, 채널 영역은 고품질의 긴 그레인의 다결정 실리콘으로 구성되고, 임의의 다결정 실리콘 그레인 경계가 낮은 쇼트 저항을 갖는다면, 소스와 드레인 간의 전하 통과가 거의 없게 된다. 따라서, p-Si TFT는 높은 신뢰도 및 높은 균등성을 갖고, 저 인가 전압에서 고속 스위칭으로 동작할 것이다.

따라서, p-Si TFT 장치를 제조하는 것이 본 발명의 목표이므로, 본 발명에 따른 비정질 실리콘의 레이저 어닐링에 의해 제조된 더 긴 그레인의 결정 영역은 적어도 채널 길이를 연장한다. 이것이 도 12에 도시되어 있으며, 여기서 단일의 연장된 다결정 실리콘 그레인(1205a)은 채널(1206)의 전체 길이 L를 따라 연장시킨다.

도 12에 도시된 바와 같이, 그레인(1205a)은 평균 10 μ m 이상의 크기를 가지지만, 본 발명은 이들 크기를 갖는 그레인을 생성하는 데 한하지는 않는다. 더 길거나 또는 더 작은 그레인 크기도 가능하며, 그레인 크기의 조건에 맞는 결정(tailoring) 즉, TFT 채널 길이의 조건에 맞는 결정은, 종래에, MOS 또는 바이폴라 트랜지스터 장치를 사용할 필요가 있는 LSI(Large Scale Integration) 회로에서 p-Si TFT 장치가 사용될 수 있게 한다.

상술된 바와 같이, 더 긴 그레인의 다결정 영역(1206)의 크기는 첫번째로 인가된 레이저 빔의 단면적으로 주로 나타내 있다. 그러나, 인가된 빔의 폭이 투사된 채널 길이보다 좁기 때문에, 본 발명을 이용하여 TFT를 제조하는 것이 여전히 가능하다.

구체적으로, 레이저 빔은 펄스 이벤트를 간의 재료의 층에 걸쳐 짧은 거리로 주사될 수 있다. 이것은 연장되어 검출된 결정체 영역을 생성하고, 더 나아가서는 그레인의 길이를 연장한다. 또 다른 실시예에서, 샘플 그 자체가 중첩된 조사 이벤트 사이에서 물리적으로 변형되어서, 더 큰 길이의 결정의 성장을 가능하게 한다. 이러한 실시예에서, 결정은 샘플 이동의 반대 방향으로 성장할 것이다. 그러나 다른 방법에서, 샘플 및 레이저 빔 각각은 약간의 오프셋 속도로 변형되어서, 연장된 다결정 실리콘 그레인을 생성할 수 있다.

변화가 없거나 또는 변형된 샘플이나 빔을 사용하며, 도 12에 도시된 바와 같이 다결정 실리콘 그레인(1205a)의 경계(1205b) 방향은 소스(1202)와 드레인(1204) 간의 축 F로부터 어떠한 최대 각도 E(E < 45°)로 한정될 수 있다.

도 13은 본 발명에 따른 방법을 사용하여 제조된 p-Si TFT 구조가 통합된 플랫 패널 표시 장치를 도시한다. 표시 장치(1300)는 분리된 화소(1304) 어레이(1302)를 포함한다. 각 화소(1304)는 본 방법의 실시예를 사용하여 제조된 p-Si TFT(1306)에 의해 제어된다. 각 p-Si TFT는 로우 라인(1308)과 컬럼 라인(1310) 중 하나를 따라 독립적으로 어드레싱될 수 있다. 로우 드라이버 구조(1312)는 로우 라인(1308)과 전기적으로 통신한다. 컬럼 드라이버 구조(1314)는 컬럼 라인(1310)과 전기적으로 통신한다.

표시 장치(1300)는 메모리 구조(1316), 센서 구조(1318), 및 제어기 구조(1320)를 더 포함한다. 제어기 구조(1320)는 로우 드라이버(1312)와 컬럼 드라이버(1314)와 전기적으로 통신하며, 독립적으로 어드레싱 가능한 TFT(1306)의 전압 인가를 제어한다.

본 발명의 일 실시예에 따른 큰 그레인의 다결정 실리콘 막을 형성하기 위한 방법은 개별 화소(1304)를 제어하는 TFT 트랜지스터(1306)의 소스, 드레인, 및 채널 영역을 제조하는 데 사용될 수 있다. 또한, 본 방법은 어레이(1302)의 화소(1304) 주변에 있는 전자 회로(1312, 1314, 1316, 1318, 및 1320)를 제조하는 데 이용될 수 있다.

본 발명이 구체적인 실시예와 관련하여 상술되었으나, 청구된 바와 같이 본 발명은 이들 실시예에 한정되지 않음을 이해해야만 한다. 기술에서의 숙련자라면, 본 발명의 범위 내에서 개시된 방법 및 장치에 다양한 변형 및 다른 발명이 가능하다는 것을 명백히 알 수 있을 것이다.

예를 들어, 본 발명의 방법 및 장치가 비정질 실리콘 막의 반대측으로 중첩된 레이저 빔을 인가하는 것과 관련되어 상술되었지만, 본 발명은 이러한 방법에 한하지는 않는다. 본 발명에 따른 중첩된 레이저 빔은 샘플의 동일한 측면상으로도 전달될 수 있고, 이러한 방법 및 장치는 본 발명의 범위내에 있다.

또한, 상술된 실시예는 비정질 실리콘으로부터 다결정 실리콘의 형성을 도시한 반면, 본 발명이 이러한 유형의 비정질 재료를 어닐링하는 것으로 제한되는 것은 아니다. 중첩된 레이저 빔의 인가는 하나의 상태에서 다른 상태로 다양한 재료를 변형할 수 있도록 사용될 수 있다. 본 발명에 따른 변형을 위해 적합한 재료로 반도체 재료, 유전 재료, 및 도전 재료를 포함하였으나, 이에 한하지는 않는다. 하나의 상태

에서 다른 상태로 변형될 수 있는 재료의 구체적인 예로 실리콘-게르마늄, 인듐-안티몬, 및 질화 실리콘 막과 산화 실리콘 막을 포함할 수 있다.

또한, 상술된 실시예들이 상이한 소스(Ar^+ 및 KrF 엑시머 레이저)로부터 레이저 빔을 사용하였지만, 본 발명에서는 그러한 것을 필요로 하지는 않는다. 레이저 어닐링을 위한 방법이나 장치는 레이저 분할(split)과, 상이한 시간에서 상이한 기간 동안 샘플에 인가된 각 부분을 갖는 단일 레이저 소스를 이용할 수 있고, 상기 방법이나 장치는 본 발명의 범위내에 있다.

또한, 상술된 실시예들은 제1 레이저 빔의 노출 기간의 종점에서 제2 레이저 빔으로부터의 에너지 인가를 설명하였지만, 본 발명은 이러한 타이밍 순서에 한하지는 않는다. 샘플로의 제1 레이저 빔의 인가는 제2 레이저 빔의 인가와 동일한 시간에서 종료되도록 타이밍될 수 있고, 상기 방법 및 장치는 본 발명의 범위내에서 가능하다. 이러한 실시예에서, 제1 레이저 빔과 제2 레이저 빔 둘 다로부터의 에너지에 미리 노출된 더 높은 온도의 실리콘을 보다 서서히 냉각함으로써, 연장된 결정 성장이 되도록 하는 제조 온도의 유지와 핵형성의 억제를 제공할 수 있다.

또한, 상술된 실시예가 제1 레이저 펄스에 대하여 수 ns의 범위로, 그리고 제2 레이저 펄스에 대하여 수 ns의 범위로 펄스 기간을 이용하였지만, 본 발명이 이렇게 하는 것을 필요로 하지는 않는다. 펄스들이 중첩되고 제1 레이저 펄스의 개시와 제2 레이저 펄스의 개시 간에 약간의 지연 기간이 존재하는 한, 이 방법은 임의의 길이를 갖는 제1 및 제2 펄스 기간을 이용할 수 있다. 그러나, 바람직하게는 제1 펄스 기간은 적어도 100 ns이고, 제2 펄스 기간은 100 ns 이하이다.

또한, 본 발명은 레이저 에너지를 이용하여 비정질 실리콘을 어닐링하는 데 한하지 않는다. 레이저 이외의 다른 소스로부터의 에너지가 인가되어서, 방금 설명된 방식으로 비정질 재료를 용해하고 재결정화한다. 이러한 대안적인 에너지 소스를 포함할 수 있으나, 그것이 전자 빔과 이온 빔에 한하지는 않는다. 이러한 소스로부터의 에너지의 인가는 상기에서 널리 설명되었던 바와 같이 샘플 재료를 용해하고 그 후 재결정화하는 데 타이밍될 것이다.

또한, 상기 설명이 가우시안 단면에서의 강도 분포를 갖는 CW 레이저 빔으로부터 제1 펄스의 인가를 도시하였지만, 이것 또한 본 발명에 필요한 것은 아니다. 탑 햇(top hat) 또는 다른 빔 형태와 같이 다른 단면에서의 측면을 갖는 레이저 빔 또한 본 발명에 따른 다결정 실리콘을 제조하는 데 사용될 수 있다.

또한, 변조된 CW 레이저 빔의 강도가 시간에 따라 변화될 수 있다. 제1 빔 강도의 상승 및 하강 시간은 ns의 범위로 정확하게 제어될 수 있다. 액체 실리콘의 냉각 속도, 액체 실리콘의 응결 속도, 및 응결 기간은 다결정 실리콘 그레인의 성장을 결정한다. 따라서, 시간의 흐름에 따른 레이저 강도의 변화는 다결정 실리콘 구조를 제어하는 데 실질적인 파라미터이다.

또한, 포커싱된 CW 레이저 빔의 형태가 결정 성장을 촉진하기 위해 공간적으로 변형될 수 있다. 따라서, 상기 도시된 원통형의 단면에서의 측면 대신, CW 빔은 특정 인가의 필요에 따라 다양한 형태를 갖는다. 이러한 실시예에서, 인가된 빔의 형태는 핵형성 위치의 형태를 차례로 결정한다.

그러나, 또한 본 발명의 일 실시예에 따른 방법은 결정을 촉진하기 위해, 시드 결정을 사용할 수 있다. 시드 결정이 여러 가능한 방법으로 중첩된 레이저 어닐링을 하기에 앞서, 비정질 실리콘으로 주입될 수 있다. 시드 결정을 형성하는 하나의 방법은 금속-유도(induced) 결정 또는 게르마늄-유도 결정과 같은 고체 상태의 결정에 의해 행해질 수 있다. 또 다른 방법으로, 레이저 재결정의 다른 형태가 도입될 수 있다. 시드 결정의 사용은 본 발명을 사용하여 최종적으로 생성된 p-Si 그레인의 위치 및 배향을 제어하는 데 효과적일 것이다.

또한, 고체 상태의 레이저로부터 포커싱된 미세-스팟이 큰 스팟 영역 대신 엑시머 레이저 빔에서 사용될 수 있다. 더 작은 빔 단면을 갖는 여러 고체 상태의 레이저의 사용은 단일 레이저 소스에 대한 증속도를 줄임으로써, 상기 방법으로 인해 드는 비용을 줄이고, 생산량은 증가시킬 것이다.

또한, 샘플로의 레이저 빔의 전달은 MEMS 크기의 장치를 포함하여, 미세-광학(micro-optics)을 사용하여 이루어질 수 있다. 본 발명을 이용할 수 있는 미세-제조 처리에 의해 형성된 광학 구조의 전달 예로는 렌즈, 미러, 및 빔 스플리터를 포함하지만 이에 한하지는 않는다.

또한, 복수이며 반복 횟수가 높은 빔의 사용은 대규모의 유사(parallel) 시스템에서 그 제조 속도 및 효율성을 현저히 증가시킨다. 이러한 대안적인 실시예는 기판에 독립적으로 인가된 많은 부분으로 단일 빔을 분할하는 것을 포함하고, 기판의 큰 영역으로의 조사를 단일 빔보다 빨리 할 수 있는 것을 가능하게 한다.

또한, 공정의 반복성, 안정성, 신뢰성, 및 견강성을 향상시키기 위해 빔 정렬 및 온-라인 프로빙(probing) 구조는 공정내에서 개발되고 집적될 수 있다. MEMS 크기 장치를 포함한 미세-광학은 상기 시스템을 위해 사용될 수 있다.

또한, 본 발명의 일 실시예에 따른 방법이 p-Si TFT 구조의 형성과 관련하여 주로 설명되었으나, 본 발명은 이러한 적용에 한하지는 않는다. 비정질 재료의 중첩된 레이저 어닐링이 도입되어서, DVD 디스크와 같은 광학 메모리 저장 장치를 생성할 수 있다. 이러한 실시예에서, 선택적인 중첩된 레이저 어닐링은 정보 비트를 나타내는 크게 결정화된 다결정 재료의 영역을 생성할 것이다.

본 발명의 여러 실시예들을 충분히 설명하였기 때문에, 본 발명에 따른 간 결정의 다결정 실리콘을 제조하기 위한 많은 다른 등가의 또는 대안적인 방법 및 장치는 기술에서의 숙련자들에게 명백해질 것이다. 이들 대안 및 등가적 발명은 본 발명의 범위내에 포함되도록 의도된다.

발명의 효과

본 발명에 따라, 큰 그레인 다결정 실리콘(p-Si)이 중첩된 레이저 빔의 인가에 의해 비정질 실리콘으로부터 형성될 수 있고, 중첩된 레이저 어닐링을 사용한 박막 트랜지스터(TFTs)를 제조할 수 있다.

(57) 청구의 범위

청구항 1

재료의 막을 제조하는 방법에 있어서,

실질적으로 제1 상태이고, 도전 재료, 반도체 재료, 유전 재료로부터 선택되는 재료의 층을 제공하는 단계와,

제1 기간 동안 제1 시간에 상기 재료의 층에 제1 에너지 빔을 인가하는 단계와,

제2 기간-상기 제1 기간이나 또는 상기 제1 기간 이전에 종료함- 동안 제2 시간-상기 제1 시간 이후의 시간임-에 상기 재료의 층에 제2 에너지 빔을 인가하여, 상기 재료의 층이 상기 제1 상태에서 제2 상태로 변환되게 하는 단계를 포함하는 재료의 막 제조 방법.

청구항 2

제1항에 있어서, 상기 제1 기간은 적어도 100ns인 재료의 막 제조 방법.

청구항 3

제2항에 있어서, 상기 제2 기간은 100ns 미만인 재료의 막 제조 방법.

청구항 4

제1항에 있어서, 상기 제1 상태는 비정질 상태인 재료의 막 제조 방법.

청구항 5

제1항에 있어서, 상기 제2 상태는 다결정 상태인 재료의 막 제조 방법.

청구항 6

제5항에 있어서, 상기 다결정 상태는 10 마이크로 미상의 평균 그레인 크기를 포함하는 재료의 막 제조 방법.

청구항 7

제1항에 있어서, 상기 제1 펄스 기간 동안 상기 재료가 용해된 상태로 변환되는 재료의 막 제조 방법.

청구항 8

제1항에 있어서, 상기 제2 빔은 상기 재료층의 상기 제2 상태로의 변환을 일으키는 재료의 막 제조 방법.

청구항 9

제1항에 있어서, 상기 제1 에너지 빔과 상기 제2 에너지 빔 중 적어도 하나는 광원, 레이저 소스, 미온 빔, 및 전자 빔으로부터 선택되는 재료의 막 제조 방법.

청구항 10

제1항에 있어서, 상기 제1 에너지 빔 및 상기 제2 에너지 빔을 주사하는 단계를 더 포함하는 재료의 막 제조 방법.

청구항 11

제1항에 있어서, 상기 재료의 층을 물리적으로 변형(translate)시키는 단계를 더 포함하는 재료의 막 제조 방법.

청구항 12

제1항에 있어서, 상기 제1 에너지 빔의 강도 분포는 가우스 분포, 탑 햇(top hat) 분포, 및 소정 형태의 (shaped) 분포 중 하나를 포함하는 재료의 막 제조 방법.

청구항 13

제1항에 있어서, 상기 제1 에너지 빔과 상기 제2 에너지 빔은 동일한 소스로부터 방출되는 재료의 막 제조 방법.

청구항 14

제1항에 있어서, 상기 제1 에너지 빔과 상기 제2 에너지 빔은 서로 다른 소스로부터 방출되는 재료의 막 제조 방법.

청구항 15

박막 트랜지스터에 있어서,

소스, 드레인, 및 채널-상기 채널은 상기 소스와 상기 드레인 사이에 위치하며, 제1 기간내에서 일어나는 제2 기간 동안 비정질 실리콘 막으로의 제1 에너지 빔의 인가와, 상기 비정질 실리콘 막으로의 종철된 제2 에너지 빔의 인가에 의해 비정질 실리콘으로 형성된 다결정 실리콘을 포함함-을 포함하는 박막 트랜지

스터.

청구항 16

제15항에 있어서, 상기 채널은 10 μ m 이상의 평균 다결정 그레인 크기를 포함하는 박막 트랜지스터.

청구항 17

제16항에 있어서, 상기 다결정 그레인의 그레인 경계는 상기 소스와 상기 드레인 간의 축에 대하여 75 이하의 각도로 배향되는 박막 트랜지스터.

청구항 18

제15항에 있어서, 상기 채널의 길이는 단일 다결정 실리콘 그레인으로 형성되는 박막 트랜지스터.

청구항 19

비정질 실리콘으로 다결정 실리콘을 형성하기 위한 장치에 있어서,

에너지 빔을 방출하는 제1 에너지 소스와,

상기 에너지 빔을 제1 부분과 제2 부분으로 분할하도록 구성되는 빔 스플리터(splitter)와,

제1 기간 동안 상기 제1 부분을 상기 비정질 실리콘 막 상의 소정 위치로 전달하도록 구성된 제2 전달 소자와,

상기 제1 기간과 중첩된 제2 기간 동안 상기 제2 부분을 상기 위치로 전달하도록 구성되는 제2 전달 소자를 포함하는 장치.

청구항 20

제19항에 있어서, 상기 에너지 소스는 CW 레이저이고, 상기 제1 전달 소자는 광음향(acousto-optic) 변조기 및/또는 구동 일렉트로닉스를 포함하는 장치.

청구항 21

비정질 실리콘으로 다결정 실리콘을 형성하기 위한 장치에 있어서,

제1 에너지 빔을 방출하는 제1 에너지 소스와,

제2 에너지 빔을 방출하는 제2 에너지 소스와,

제1 기간 동안 상기 제1 빔을 상기 비정질 실리콘 막 상의 소정 위치로 전달하도록 구성되는 제1 전달 소자와,

상기 제1 빔 이후에, 상기 제1 기간 내에 중첩되는 제2 기간 동안 상기 제2 빔을 상기 위치로 전달하도록 구성되는 제2 전달 소자를 포함하는 장치.

청구항 22

제21항에 있어서,

상기 제1 에너지 소스는 CW 레이저이고,

상기 제2 에너지 소스는 펄스형의 엑시머 레이저이고,

상기 제1 전달 소자는 광음향 변조기를 포함하는 장치.

청구항 23

장치에 있어서,

제1 에너지 빔을 방출하는 제1 에너지 소스와,

제2 에너지 빔을 방출하는 제2 에너지 소스와,

상기 제1 빔을 제1 물리적 상태의 재료의 층 상의 소정 위치로 전달하도록 구성되는 전달 소자와,

상기 제1 에너지 소스와 상기 제2 에너지 소스와 통신하는 제어기와,

상기 제어기에 결합되며, 상기 제어기를

a. 제1 기간 동안 제1 시간에 상기 제1 에너지 빔이 상기 위치로 인가되도록 제어하고,

b. 제2 기간-상기 제1 기간에 또는 상기 제1 기간 이전에 종료할 동안 제2 기간-상기 제1 기간 이후의 시간임에 상기 제2 에너지 빔이 상기 위치로 인가되게 하여 상기 재료의 층이 상기 제1 상태에서 제2 상태로 변환되도록 제어하는 컴퓨터 명령을 포함한 컴퓨터 판독가능 포맷으로 컴퓨터 프로그램을 저장하는 메모리를 포함하는 장치.

청구항 24

제23항에 있어서,

상기 제1 에너지 소스 및 상기 제2 에너지 소스는 동일하고,

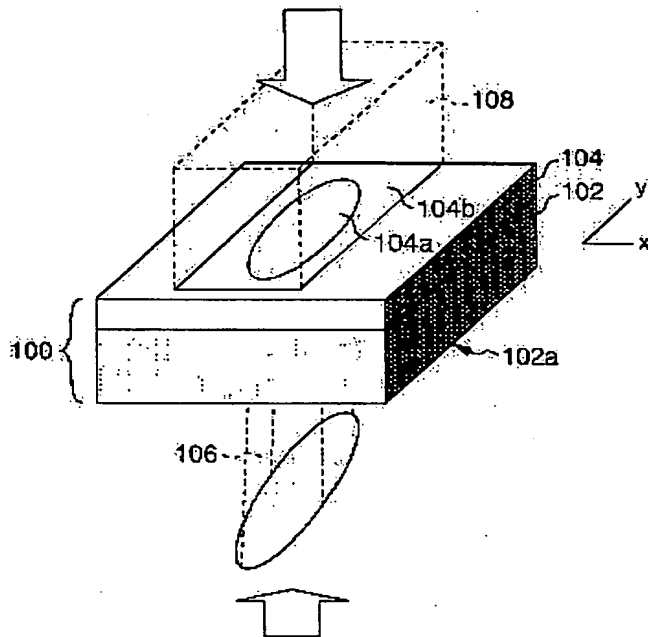
상기 제1 전달 소자는 상기 제1 에너지 빔을 제1 부분과 제2 부분으로 분할하는 빔 스플리터를 포함하고, 상기 제2 부분은 상기 제2 에너지 빔을 포함하는 장치.

참고항 25

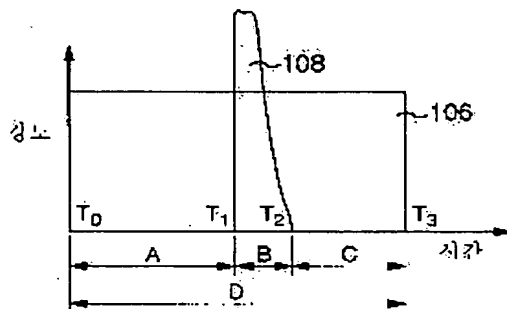
제23항에 있어서, 상기 제1 전달 소자는 미세 제조 공정을 사용하여 생성된 미러 및 렌즈 중 적어도 하나를 포함하는 장치.

도면

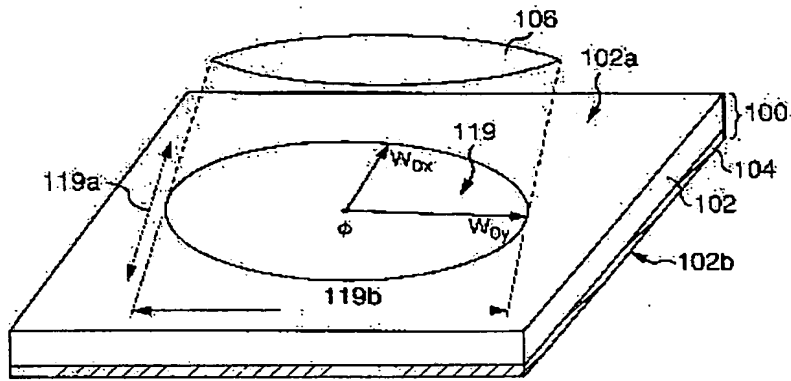
도면1



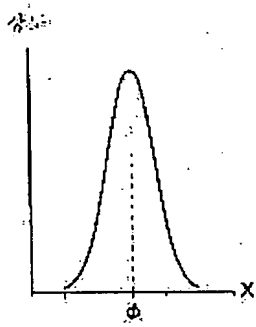
도면2



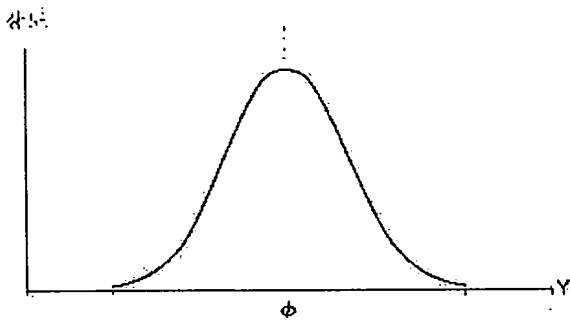
도 3a



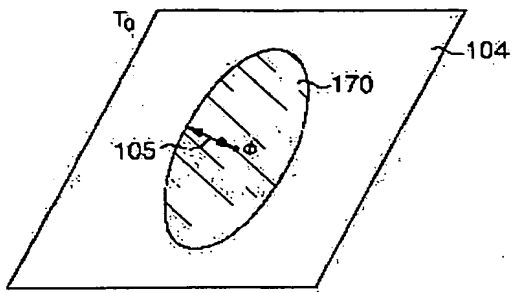
도 3b



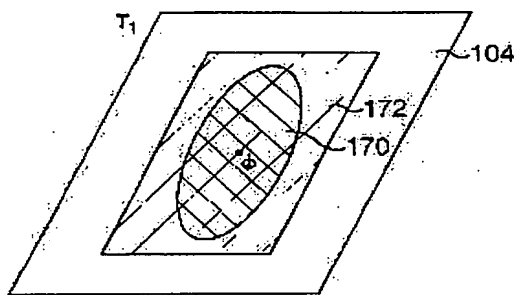
도 3c



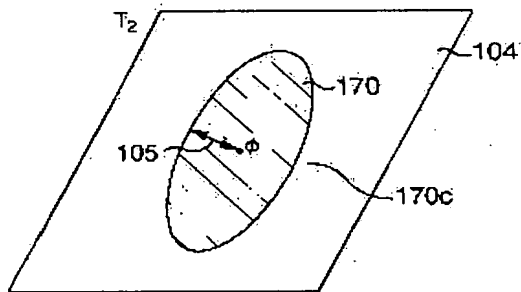
도면4a



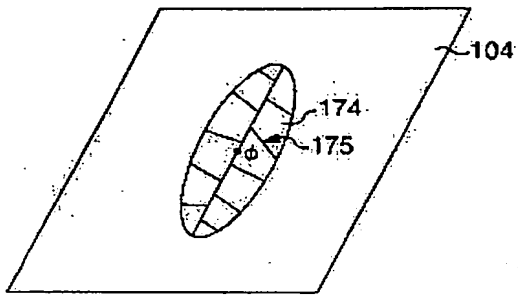
도면4b



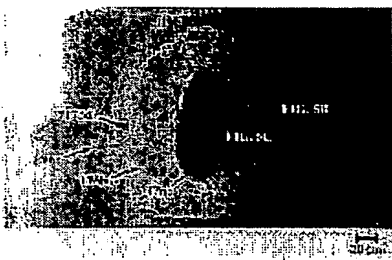
도면4c



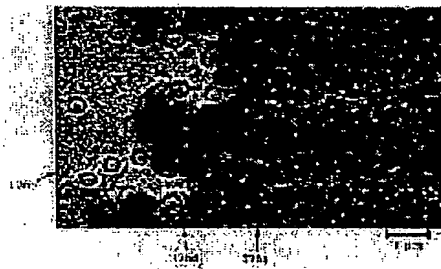
도 14d



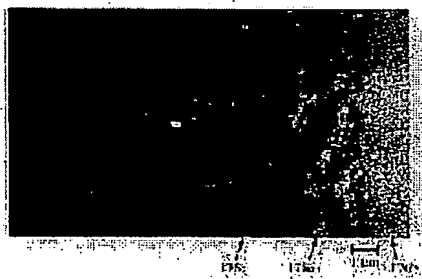
도 15a



도 15b



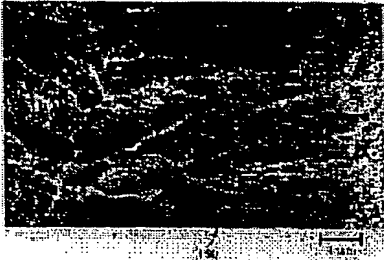
도 15c



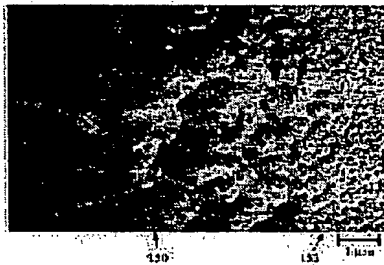
5E10a



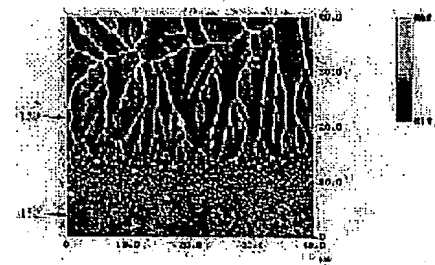
5E10b



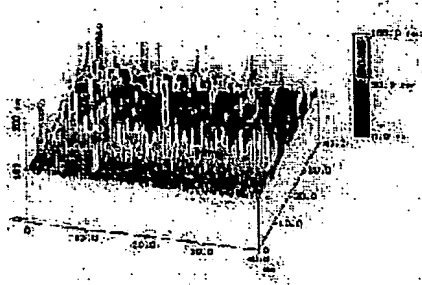
5E10c



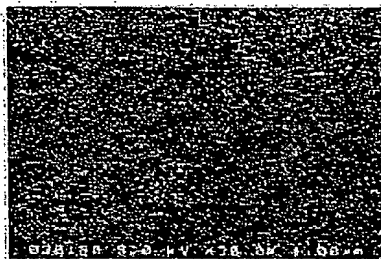
5E17a



도면7b



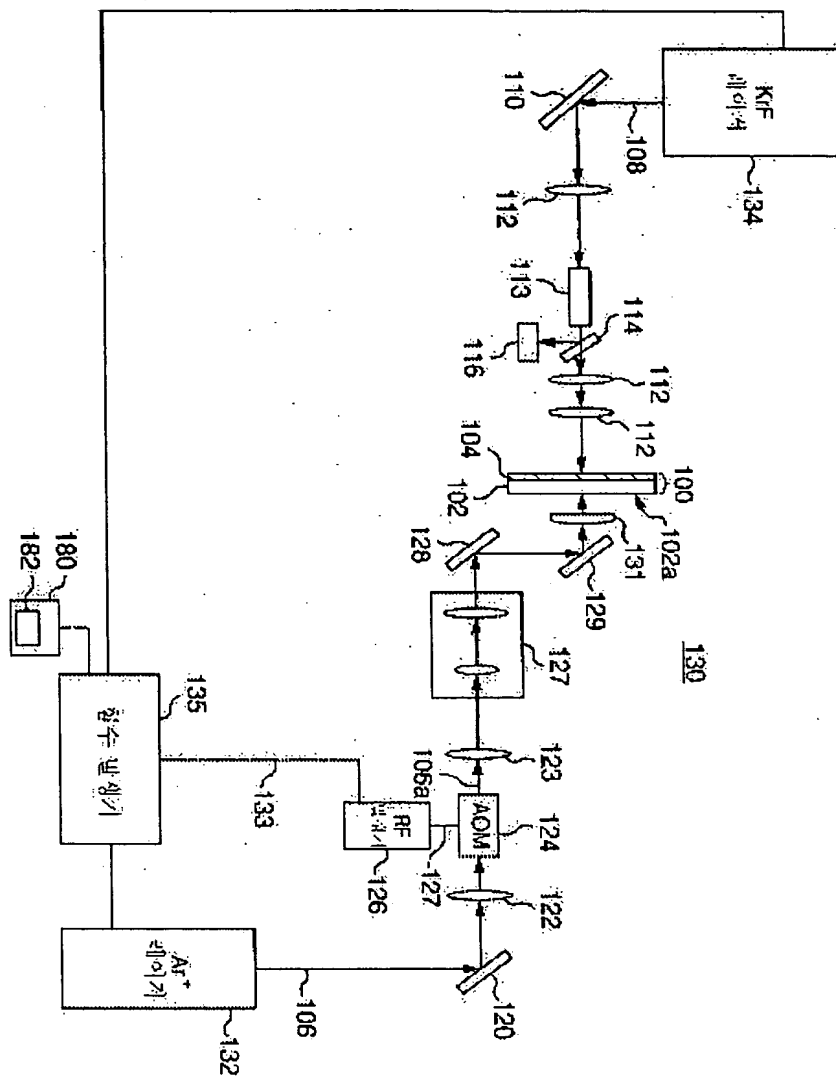
도면8a



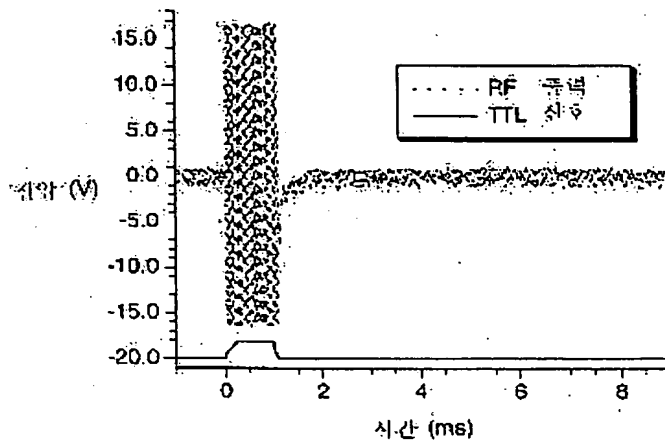
도면8b



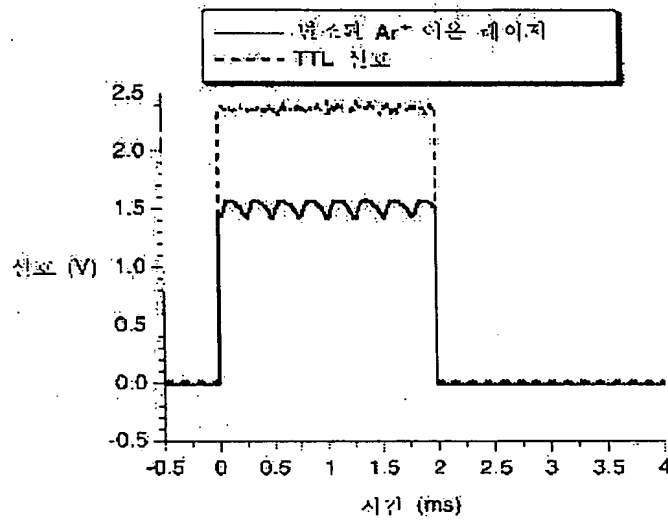
도 19



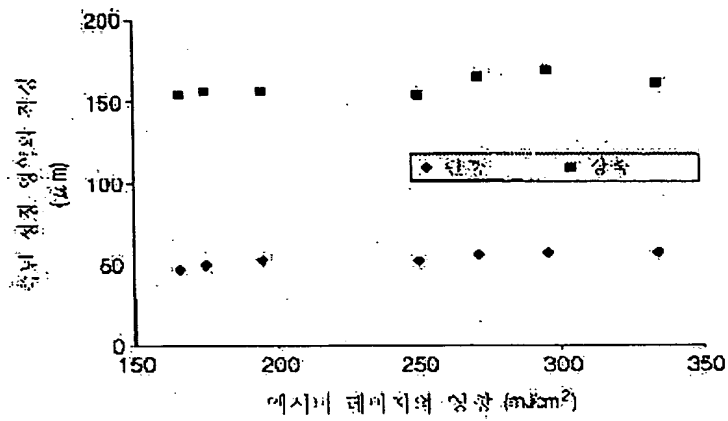
도면 10a



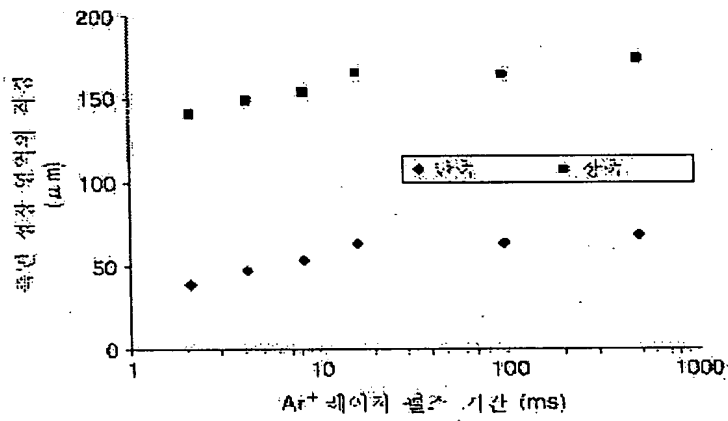
도면 10b



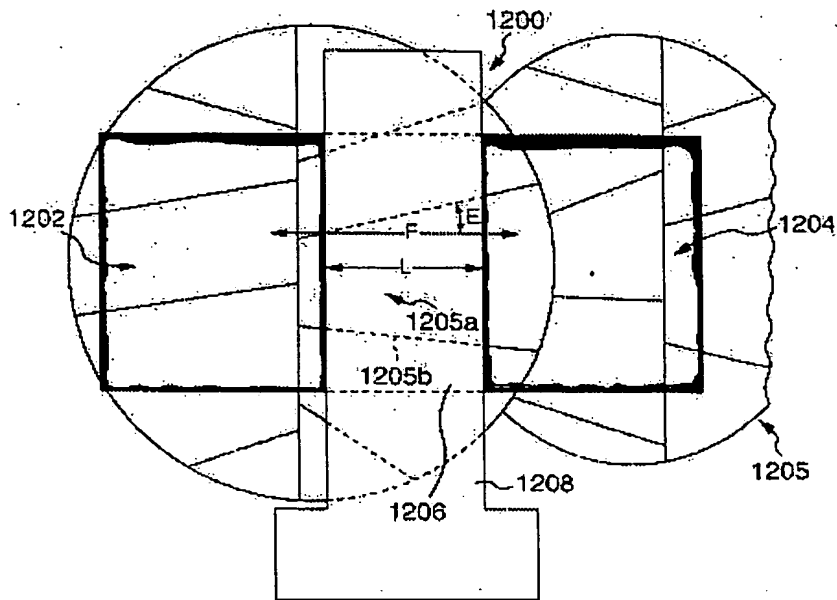
도면 11a



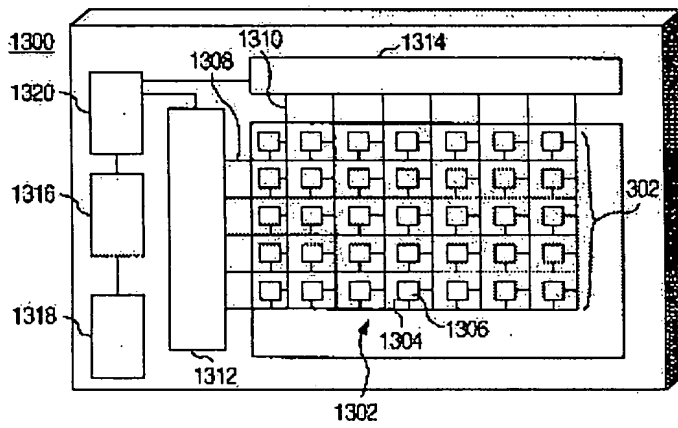
도면 11b



도면 12



도면 13



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.